

BEST AVAILABLE COPY

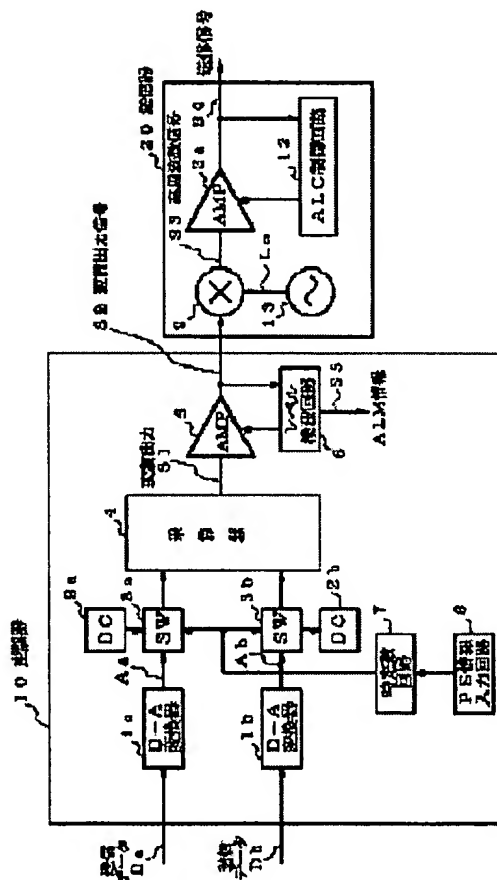
MODULATOR AND TRANSMITTER

Patent number: JP2000013253
Publication date: 2000-01-14
Inventor: SATO KAZUMASA
Applicant: NEC FUKUSHIMA LTD
Classification:
 - international: H04B1/04; H03C3/00; H04L27/20
 - european:
Application number: JP19980177301 19980624
Priority number(s): JP19980177301 19980624

Report a data error here

Abstract of JP2000013253

PROBLEM TO BE SOLVED: To prevent occurrence of adjacent channel interference even when a modulation output or a transmission signal output is excessive at the applying of power or for a transient period.
SOLUTION: A modulator 10 produces a modulation output S1 by multiplying a carrier signal produced by a multiplier 4 with transmission data Aa, Ab. An amplifier 5 produces a modulation output signal S2 with a prescribed output by negative feedback control of a level detection circuit 6. When a PS information input circuit 8 obtains power application information, a time constant circuit 7 delays power application information till components of the modulator 10 and a transmitter 20 reach a stable operation and controls changeover devices 3a, 3b to stop supplying the transmission data Aa, Ab to the multiplier 4. Thus, the modulation output S1 is a non-modulation signal and there is no signal to cause adjacent channel interference. When a prescribed time elapses, the time constant circuit 7 controls the changeover devices 3a, 3b to supply the transmission data Aa, Ab to the multiplier 4 to bring the modulator 10 and the transmitter 20 to a normal state operation.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-13253

(P2000-13253A)

(43) 公開日 平成12年1月14日 (2000.1.14)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テマコード (参考) |
|---------------------------|------|---------------|-------------|
| H 0 4 B 1/04 | | H 0 4 B 1/04 | N 5 K 0 0 4 |
| | | | C 5 K 0 6 0 |
| H 0 3 C 3/00 | | H 0 3 C 3/00 | A |
| H 0 4 L 27/20 | | H 0 4 L 27/20 | Z |

審査請求 有 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願平10-177301

(22) 出願日 平成10年6月24日 (1998.6.24)

(71) 出願人 390001074

福島日本電気株式会社

福島県福島市清水町字一本松1番地の1

(72) 発明者 佐藤 和正

福島県福島市清水町字一本松1番地の1

福島日本電気株式会社内

(74) 代理人 100082935

弁理士 京本 直樹 (外2名)

Fターム (参考) 5K004 AA05 FD06 FE01

5K060 BB05 CC04 DD03 EE05 FF06

HH01 HH06 HH34 HH39 JJ23

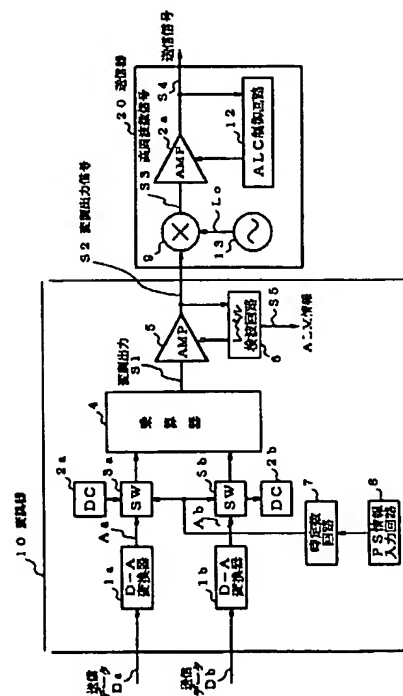
LL04 LL12 LL23

(54) 【発明の名称】 変調器および送信機

(57) 【要約】

【課題】電源投入時や過渡期間に、変調出力や送信信号が過大出力になっても、隣接チャンネル干渉を起こさない変調器及び送信機を提供する。

【解決手段】変調器10は、乗算器4が生じる搬送波信号と送信データAa、Abとを乗算して変調出力S1を生じる。増幅器5はレベル検出回路6の負帰還制御によって所定出力の変調出力信号S2を生じる。ここで、PS情報入力回路8が電源投入情報を得ると、時定数回路7は、変調器10及び送信機20の構成要素が安定動作するまで電源投入情報を遅延させ、切替器3a及び3bを制御して乗算器4への送信データAa、Abの供給を停止させる。すると変調出力S1は、無変調信号になり、隣接チャンネル干渉を起こす信号を生じない。所定時間が経過すると、時定数回路7は送信データAa、Abを乗算器4に供給するように切替器3a及び3bを制御し、変調器10及び送信機20は定常動作となる。



【特許請求の範囲】

【請求項1】 搬送波信号と送信データとを乗算して変調出力を生じる乗算器と、前記変調出力を負帰還制御によって所定出力の変調出力信号に安定化制御するレベル安定化回路とを備える変調器において、電源投入後の所定時間の間、前記乗算器による乗算を停止させて無変調信号を出力させる所定期間乗算停止手段をさらに備えることを特徴とする変調器。

【請求項2】 前記所定期間乗算停止手段が、この変調器への前記電源投入の情報を得てから前記所定時間だけ前記乗算器への前記送信データの供給を止める送信データ供給停止手段であることを特徴とする請求項1記載の変調器。

【請求項3】 前記所定期間乗算停止手段が、この変調器への前記電源投入の情報を得てから前記所定時間だけ前記送信データに代えて所定の直流電位を与える直流電位供給手段であることを特徴とする請求項1記載の変調器。

【請求項4】 前記乗算器が、2系列の送信データがデジタル／アナログ変換器によってアナログ信号にそれぞれ変換された前記送信データを4相PSK変調する4相PSK変調器であり、前記所定期間乗算停止手段が、前記デジタル／アナログ変換器の各と前記乗算器の二つの送信データ入力端子との間にそれぞれ挿入された切替器と、この変調器への前記電源投入の情報を受けるPS情報入力回路と、前記PS情報入力回路から受けた前記電源投入の情報を前記所定時間だけ遅延させ、前記電源投入情報を出力するまで前記所定の直流電位を与えるように前記切替器を制御する時定数回路とを備えることを特徴とする請求項2及び3記載の変調器。

【請求項5】 請求項1又は2又は3又は4記載の変調器と、前記変調器からの前記変調出力信号をアップコンバートしたうへALC増幅する送信器とを備えることを特徴とする送信機。

【請求項6】 搬送波信号と送信データとを乗算して変調出力を生じる乗算器と、前記変調出力を負帰還制御によって所定出力の変調出力信号に安定化制御するレベル安定化回路とを備える変調器において、前記レベル安定化回路が、前記変調出力信号のレベルが規定値外である場合にアラーム情報を出力し、規定値内である場合には前記アラーム解除情報を出力し、前記アラーム情報の受信後の所定時間は、前記乗算器による乗算を停止させて無変調信号を出力させるアラーム期間乗算停止手段を備えることを特徴とする変調器。

【請求項7】 前記乗算器が、2系列の送信データがデジタル／アナログ変換器によってアナログ信号にそれぞれ変換された前記送信データを4相PSK変調する4相PSK変調器であり、前記アラーム期間乗算停止手段が、前記デジタル／アナ

ログ変換器の各々の前段に接続されたANDゲートと、前記レベル安定化回路から出力される前記アラーム情報及び前記アラーム解除情報を前記所定時間だけ遅延させ、遅延させた信号が前記アラーム情報であると前記ANDゲートをオフ出力とし、遅延させた信号が前記アラーム解除情報であると前記ANDゲートをオン出力とする時定数回路とを備えることを特徴とする請求項6記載の変調器。

【請求項8】 請求項6又は7記載の変調器と、前記変調器からの前記変調出力信号をアップコンバートしたうへALC増幅する送信器とを備えることを特徴とする送信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はマイクロ波デジタル通信装置等に好適な変調器及び送信機に関し、特に変調出力信号あるいは送信信号の不安定送出によって隣接チャンネルに干渉妨害等を与えることのない変調器及び送信機に関する。

【0002】

【従来の技術】従来のこの種の変調器及び送信機は、これら装置への電源投入時には、回路動作が不安定であり、変調出力信号あるいは送信信号の過大出力、変調歪みの規定値以上の増大等により、隣接チャンネルへの干渉妨害を生じる恐れがあった。そこで、従来の変調器及び送信機では、送信機出力端側に狭帯域のフィルタを実装する事で隣接チャンネル干渉が発生しないように対応していた。

【0003】

【発明が解決しようとする課題】 上述のとおり従来の変調器及び送信機では、送信機出力端側に狭帯域のフィルタを実装する事で隣接チャンネル干渉が発生しないように対応していたので、回路規模の増大により高価になってしまうという欠点があった。

【0004】従って、本発明の目的は、従来技術による上述の欠点を解消し、電源投入直後における隣接チャンネル干渉を簡単な構成で防止できる変調器及び送信機を提供することにある。

【0005】

【課題を解決するための手段】本発明の一つによる変調器は、搬送波信号と送信データとを乗算して変調出力を生じる乗算器と、前記変調出力を負帰還制御によって所定出力の変調出力信号に安定化制御するレベル安定化回路とを備える変調器において、電源投入後の所定時間の間、前記乗算器による乗算を停止させて無変調信号を出力させる所定期間乗算停止手段をさらに備える。

【0006】前記変調器の一つは、前記所定期間乗算停止手段が、この変調器への前記電源投入の情報を得てから前記所定時間だけ前記乗算器への前記送信データの供給を止める送信データ供給停止手段である構成をとるこ

とができる。

【0007】前記変調器の別の一つは、前記所定期間乗算停止手段が、この変調器への前記電源投入の情報を得てから前記所定時間だけ前記送信データに代えて所定の直流電位を与える直流電位供給手段である構成をとることができる。

【0008】これら変調器は、前記乗算器が、2系列の送信データがデジタル／アナログ変換器によってアナログ信号にそれぞれ変換された前記送信データを4相PSK変調する4相PSK変調器であり、前記所定期間乗算停止手段が、前記デジタル／アナログ変換器の各々と前記乗算器の二つの送信データ入力端子との間にそれぞれ挿入された切替器と、この変調器への前記電源投入の情報を受けるPS情報入力回路と、前記PS情報入力回路から受けた前記電源投入の情報を前記所定時間だけ遅延させ、前記電源投入情報を出力するまで前記所定の直流電位を与えるように前記切替器を制御する時定数回路とを備える構成をとることができる。

【0009】本発明の一つによる送信機は、上述の変調器と、前記変調器からの前記変調出力信号をアップコンバートしたうえALC増幅する送信器とを備える。

【0010】本発明の別の一つによる変調器は、搬送波信号と送信データとを乗算して変調出力を生じる乗算器と、前記変調出力を負帰還制御によって所定出力の変調出力信号に安定化制御するレベル安定化回路とを備える変調器において、前記レベル安定化回路が、前記変調出力信号のレベルが規定値外である場合にアラーム情報を出力し、規定値内である場合には前記アラーム解除情報を出力し、前記アラーム情報の受信後の所定時間は、前記乗算器による乗算を停止させて無変調信号を出力させるアラーム期間乗算停止手段を備える。

【0011】前記変調器は、前記乗算器が、2系列の送信データがデジタル／アナログ変換器によってアナログ信号にそれぞれ変換された前記送信データを4相PSK変調する4相PSK変調器であり、前記アラーム期間乗算停止手段が、前記デジタル／アナログ変換器の各々の前段に接続されたANDゲート（アンド回路）と、前記レベル安定化回路から出力される前記アラーム情報及び前記アラーム解除情報を前記所定時間だけ遅延させ、遅延させた信号が前記アラーム情報であると前記ANDゲートをオフ出力とし、遅延させた信号が前記アラーム解除情報であると前記ANDゲートをオン出力とする時定数回路とを備える構成をとることができる。

【0012】本発明の一つによる送信機は、上記変調器と前記変調器からの前記変調出力信号をアップコンバートしたうえALC増幅する送信器とを備える。

【0013】本発明による変調器及び送信機は、 n 値直交振幅変調やPSK変調方式を用いるデジタルマイクロ波通信装置用として好適である。変調器の後段には変調出力を負帰還制御増幅によって所定出力の変調出力信号

に安定化制御するレベル安定化回路が接続されている。その後段には、通常、ALC増幅回路をなす送信器が接続されて全体が送信機をなす。この送信機の電源投入時は、各構成要素、特にアクティブ素子を有する構成要素が不安定な過渡状態にあり、上記送信器の出力レベル制御を行うALC (Automatic Level Control) 制御回路の出力レベル制御電圧が一定時間不定となる。

【0014】このため、上記送信器、つまり送信機から出力される送信信号のレベルが規定の送信出力レベルより高くなる現象が発生する。この場合、上記送信機から出力される送信信号が変調歪みを起こしており、この送信信号のサイドローブが持ち上がり、送信信号の帯域（スペクトラム）が広がることにより隣接チャンネルの信号波に干渉を及ぼす事となる。

【0015】本発明の変調器は、上記送信器の出力レベル制御電圧が不定となる時間より長い所定時間の間、上記変調器及び送信器から無変調波信号を出力させ、送信信号の帯域を狭くする事により、隣接チャンネルの信号帯域への干渉を無くす事を特徴とするものである。

【0016】

【発明の実施の形態】次に、本発明について図面を参照して説明する。図1は本発明の実施の形態の一つを示すブロック図である。図1には変調器10と送信器20とを含む送信機を示している。この送信機は、受信機や制御装置を含む無線装置の主要な一部をなすことが多い。

【0017】図1の送信機について、まず、定常動作について説明する。4相PSK変調器 (4 Phase Shift Keying Modulator) である変調器10には、2列のデジタル信号、送信データDa及びDbが入力されている。なお、符号のサフィックスa及びbはそれぞれaチャンネル及びbチャンネルであることを示している。送信データDa及びDbは対応するD-A (デジタル／アナログ) 変換器1a及び1bにそれぞれ入力される。送信データDa及びDbはD-A変換器1a及び1bによってアナログ信号に変換されて送信データAa及びAbになり、切替器 (SW) 3a及び3bの信号入力端の一つにそれぞれ供給される。切替器3a及び3bは、後述するとおり、時定数回路7に制御されて信号入力端子を送信データAa及びAbの他にも切り替える。定常時には、送信データAa及びAbが乗算器4の送信データ入力端子にそれぞれ供給される。

【0018】乗算器4は、送信データAa及びAbをそれぞれ直交振幅変調する、例えばバランス型のミキサを用いる二つの乗算回路と、これら二つの乗算回路に $\pi/2$ 位相差で搬送波信号を供給する搬送波信号発振器と、送信データAaと上記搬送波信号との乗算結果と、上記送信データAbと $\pi/2$ 位相差の搬送波信号との乗算結果とを合成して4相PSK波である変調出力S1を生じる合成器、例えばハイブリッド回路とを含んでい

る。定常動作時には、変調出力S1は規定周波数（中心周波数は上記搬送波信号の周波数）、且つ規定出力レベルとなる。

【0019】変調出力S1は利得可変の増幅器（AMP）5の信号入力端に供給される。増幅器5は、レベル検波回路6と共に変調出力S1の増幅回路及びレベル安定化回路を構成し、変調出力S1を規定（所定）レベルに増幅すると共にレベル安定化した変調出力信号S2を生じる。つまり、レベル検波回路6は、変調出力信号S2のレベルを検出し、この検出レベル対応の信号を増幅器5の利得制御端子に供給し、増幅器5の利得を負帰還制御する。なお、レベル検波回路6は、検出した変調出力信号S2のレベルが予め定めたレベルより下がっている場合には、ALM情報S5を出力する。このALM情報S5は変調器10の動作不良のモニタ等に用いられる。

【0020】変調出力信号S2は送信器20内の乗算器9の信号入力端子に供給される。乗算器9は、誘電体共振器安定化のマイクロ波直接発振器等で構成された局部発振器13からの局部発振信号L0と変調出力信号S2とを乗算（アップコンバート）してその上側帯波を高周波数信号S3として取り出す。高周波数信号S3は利得可変の増幅器（AMP）11の信号入力端に供給される。増幅器11は、ALC制御回路12と共に高周波数信号S3の増幅回路及びALC回路を構成し高周波数信号S3を規定（所定）レベルに増幅すると共にレベル安定化した送信信号S4を生じる。つまり、ALC制御回路12は、送信信号S4のレベルを検出し、この検出レベル対応の信号を増幅器11の利得制御端子に供給し、増幅器11の利得を負帰還制御する。

【0021】上述の動作により、定常動作時には、変調出力信号S2及び送信信号S4はレベル及び周波数（スペクトラム）が規定内にあり、変調器10及び送信器20共に隣接チャンネル干渉を起こすことのない変調出力信号S2及び送信信号S4を送出することになる。

【0022】次に、図1の送信機について電源投入時の動作について説明する。この送信機の変調器10は、隣接チャンネル干渉防止のために、PS情報入力回路8、時定数回路7、切替器3a、3b及び直流電圧設定回路（DC）2a、2bを備えている。

【0023】PS情報入力回路8は、上述の制御装置や別の構成要素、例えば増幅器5等から、この変調器10及び／又は送信器20への電源投入の有無情報を得て、この電源投入の有、無を例えば論理値“1”と論理値“0”で時定数回路7に送出する。時定数回路7は、遅延回路であり、アナログ回路としては遅延線路やCR時定数回路を、デジタル回路としてはフリップフロップ回路やカウンタを用いることができる。時定数回路7の遅延時間は、電源投入後に変調器10及び送信器20の全ての構成要素が安定化する時間より長い所定時間に設定

しておく。

【0024】切替器3a及び3bの各々は、この例では、2信号入力端子、1信号出力端子の切替器を用いている。切替器3a及び3bの各々は、一方の信号入力端子から送信データAa及びAbをそれぞれ入力し、他方の信号入力端子から0Vを含む予め定めた直流電圧を直流電圧設定回路2a及び2bからそれぞれ入力する。切替器3a及び3bの切替制御は時定数回路7の出力によって行われる。

【0025】即ち、時定数回路7の出力が論理値“0”であれば、電源投入後から上記所定時間を経過していないので、切替器3a及び3bは直流電圧設定回路2a及び2bから一般には固定の同じ値の直流電圧を入力する。すると、乗算器4には送信データAa及びAbの代わりに直流電圧しか供給されないため、乗算器4からは変調出力S1として無変調信号（上記搬送波信号）しか出力されない。電源投入直後には、回路の不安定さのため、また出力S1や信号S3が入力されないため、レベル検波回路6やALC制御回路12が増幅器5や11を最大利得にし勝ちのため、変調器10からの変調出力信号S2や送信器20からの送信信号S4が過大出力になってしまい勝ちである。しかし、上述の回路構成では、変調出力S1や送信信号S4が無変調信号であり、狭いスペクトラムしか持たないので、送信信号S4が隣接チャンネル干渉を起こすことはない。

【0026】なお、変調出力S1や送信信号S4を無変調信号にするには、例えば送信データAa及びAbを乗算器4に供給しなければよいのであって、このためには切替器3a及び3bをD-A変換器1a及び1bの前段において、ここに置いた切替器3a及び3bから送信データDa及びDbに代えて直流電圧を供給するようにしてもよい。

【0027】一方、電源投入後から上記所定時間を経過して時定数回路7の出力が論理値“1”に変化すると、切替器3a及び3bの信号入力端子には送信データAa及びAbが供給されるので、図1の送信機は上述の定常動作に戻る。

【0028】図2は本発明の実施の形態の別の一つを示すブロック図である。図2には変調器10と類似の変調器10Aのみを示し、送信器20は示していない。

【0029】図2の変調器10Aは、図1の変調器10からPS情報入力回路8、切替器3a、3b及び直流電圧設定回路（DC）2a、2bを省き、逆にD-A変換器1a及び1bの前段にANDゲート14a及び14bをそれぞれ備えている。送信データDa及びDbはANDゲート14a及び14bの一方の入力端子にそれぞれ供給される。また、D-A変換器1a及び1bから出力される送信データAa及びAbはそれぞれ乗算器4の送信データ入力端子に直接供給される。

【0030】ここで、レベル検波回路6は、増幅器5の

出力端子から検出した変調出力信号S2のレベルが規定レベル外である場合に論理値“0”のALM情報S6を出力し、規定レベル内である場合に論理値“1”のALM情報（以下、ALM解除情報ともいう）S6を出力する。即ち、変調器10の電源を投入した直後には、増幅器5からの変調出力信号S2のレベルが規定値外、一般には低レベルになることを利用している。このALM情報S6又はALM解除情報S6は時定数回路7に供給される。

【0031】時定数回路7の出力端子はANDゲート14a及び14bの他方の入力端子に上記電源投入から所定時間だけ遅延されたALM情報S6を供給する。つまり、時定数回路7は、変調出力信号S2が規定レベル外を示す場合には、論理値“0”のALM情報S6をANDゲート14a及び14bの他方の入力端子に出力して送信データDa及びDbのD-A変換器1a及び1bへの供給を停止する。すると、乗算器4には送信データAa及びAbが供給されないで、変調出力S1および変調出力信号S2は無変調信号となり、狭いスペクトラムしか持たないので、送信器20の送信信号S4がたとえ過大出力であっても、隣接チャンネル干渉を起こすことはない。

【0032】そして、変調器10の各構成要素が安定動作する上記所定時間が経過すると、レベル検出回路6は、無変調の変調出力信号S2からレベルが規定レベル内であることを検出し、論理値“1”のALM解除情報S6を送出する。ALM解除情報S6を受けた時定数回路7は、上記所定時間が経過すると、論理値“1”のALM解除情報S6をANDゲート14a及び14bの他方の入力端子に供給し、ANDゲート14a及び14bは送信データDa及びDbをD-A変換器1a及び1bに供給するので、この変調器10は定常動作時の規定出力及び規定スペクトラムの変調出力信号S2を出力し、後段に接続される送信器20も隣接チャンネル干渉を生じない規定出力及び規定スペクトラムの送信信号S4を

出力する。

【0033】

【発明の効果】以上説明したように本発明の変調器及び送信機は、搬送波信号と送信データとを乗算して変調出力を生じる乗算器と、前記変調出力を負帰還制御によって所定出力の変調出力信号に安定化制御するレベル安定化回路とを備える変調器において、電源投入後の所定時間の間、あるいは前記変調出力信号のレベルが規定値外である場合にはそれ以降の所定時間の間、前記乗算器による乗算を停止させて無変調信号を出力させる所定期間乗算停止手段をさらに備えるので、電源投入時や過渡期間に、上記送信機が送出する送信信号が規定値より過大出力になった場合でも、上記変調器及び送信機は無変調信号を送出するので、隣接チャンネル干渉を起こす信号の送出を防止する効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態の一つを示すブロック図である。

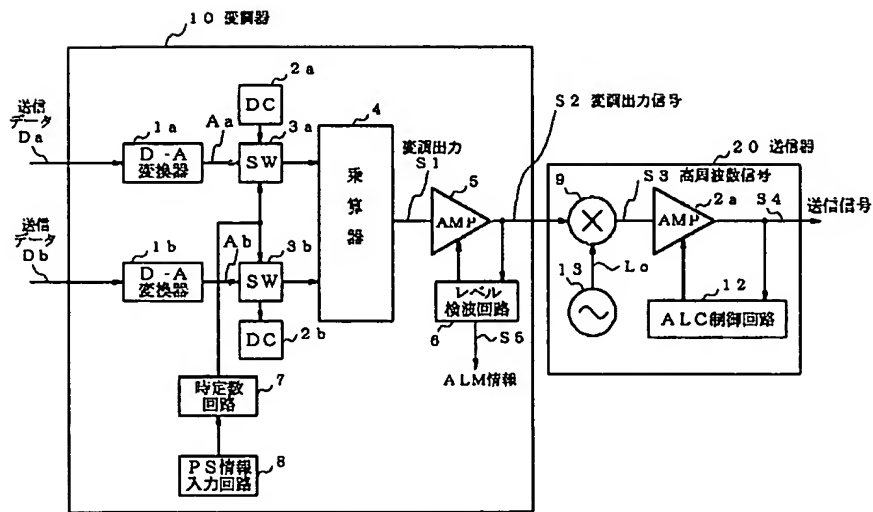
【図2】本発明の実施の形態の別の一つを示すブロック図である。

【符号の説明】

- 10 変調器
- 20 送信器
- 1a, 1b D-A変換器
- 2a, 2b 直流電圧設定回路(DC)
- 3a, 3b 切替器(SW)
- 4, 9 乗算器
- 5, 11 増幅器(AMP)
- 6 レベル検出回路
- 7 時定数回路
- 8 PS情報入力回路
- 12 ALC制御回路
- 13 局部発振器
- 14a, 14b ANDゲート

(6) 開2000-13253 (P2000-13253A)

【図1】



【図2】

